

ED STIC - Proposition de Sujets de Thèse pour la campagne d'Allocation de thèses 2011

Titre du sujet :

Mention de thèse :

HDR Directeur de thèse inscrit à l'ED STIC :

Co-encadrant de thèse éventuel :

Nom :

Prénom :

Email :

Téléphone :

Email de contact pour ce sujet :

Laboratoire d'accueil :

Description du sujet :

1. Introduction

Dans le domaine des architectures dédiées spécialisées dans les applications de type capteurs, le laboratoire LEAT, et plus précisément l'équipe MCSOC, a prouvé son expertise au cours de nombreux projets déjà menés (projet ANR OpenPeople, Pherma, projets européens Geodes et Comcas). L'autonomie de ces capteurs impose de plus en plus fréquemment d'avoir un dispositif local de stockage d'énergie et de prévoir de suspendre les traitements effectués par le CPU dans le cas où la ressource d'énergie deviendrait critique. De plus, le design de telles architectures pose le problème de conception lié au fait que ces architectures sont de plus en plus souvent multiprocesseurs (voire même multi-DSP) et exécutent leurs applications sous le contrôle de systèmes d'exploitation. Tout cela fait que les architectures de capteurs autonomes en énergie sont assez difficiles à valider avant leur conception.

C'est pour cela que depuis environ 8 ans s'est développé le concept de plateforme virtuelle, qui

autorise un grand nombre d'expérimentations et de validations uniquement à partir de l'utilisation de modèles SystemC de l'architecture.

L'outil DOGME [1, 2], par exemple, génère, à partir d'un schéma graphique d'un ensemble de processeurs interconnectés et disposant chacun d'un RTOS, un code SystemC entièrement fonctionnel et timé. Cet outil a été conçu par l'équipe Archi du laboratoire ETIS (UMR CNRS 8051) dans le cadre du projet ANR OverSoC.

2. Sujet de thèse

L'objectif de cette thèse est de pousser plus loin le cas d'étude des architectures simulables grâce à l'outil DOGME et à prendre en compte plusieurs caractéristiques spécifiques des architectures de capteurs autonomes. Le premier cas à prendre en compte est la modélisation, au sein même des services de systèmes d'exploitation, de l'énergie qui est consommée par ce service et à générer les traces d'exécution qui seraient susceptibles de renseigner le concepteur. Ensuite, l'objectif à étudier est l'économie d'énergie, avec tout ce que peut apporter notamment les ordonnancements temps-réels de type ordonnancement global optimal multiprocesseur ou l'ordonnancement avec DVFS [3]. Comment ces ordonnanceurs peuvent-ils être modélisés dans une plateforme virtuelle en SystemC et quels sont les critères à prendre en compte pour cette modélisation ?

Le troisième problème concerne plus précisément l'autonomie en énergie de ces capteurs et la présence d'un dispositif de récupération d'énergie et d'un gestionnaire d'énergie. Comment modéliser suffisamment finement les informations d'énergie restante, de profil énergétique ? Et comment modéliser les interfaces et les actions d'un éventuel gestionnaire d'énergie dans ce cas ?

Les applications test qui seront disponibles pour cette thèse seront des applications de transmission audio en half ou full-duplex.

3. Références

[1] Miramond, B. and Huck, E. and Lefebvre, Th. and Verdier, F. "SystemC multiprocessor RTOS model for services distribution on MPSoC platforms" in Algorithm-Architecture Matching for Signal and Image Processing, pages 1--19, Springer, 2010

[2] Aichouch, M. and Miramond, B. and Huck, E. "OverSoC Platform Design Simulator" in Conference on Design and Architectures for Signal and Image Processing (DASIP), november 2008

[3] Belleudy, Cécile. "Architectures multiprocesseurs et faible consommation (partie 1)" in Présentation à l'école ECOFAC 2010

English version: