

ED STIC - Proposition de Sujets de Thèse pour la campagne d'Allocation de thèses 2017

Axe Sophi@Stic :

Titre du sujet :

Mention de thèse :

HDR Directeur de thèse inscrit à l'ED STIC :

Co-encadrant de thèse éventuel :

Nom :

Prénom :

Email :

Téléphone :

Email de contact pour ce sujet :

Laboratoire d'accueil :

Description du sujet :

Contexte scientifique
L'électronique neuromorphique devient un sujet de recherche et d'innovation de plus en plus important au niveau européen et international. Le rapport de l'OMNT (CEA / CNRS) [1] identifie ce sujet de recherche comme stratégique à l'horizon 2025 et montre sa dissémination massive et continue dans de nombreux domaines d'application. En effet, le pouvoir des réseaux neuronaux artificiels se confirme par les résultats spectaculaires obtenus par les réseaux profonds sur de nombreuses bases de données de natures différentes. Mais ces résultats sont aussi l'occasion de prendre conscience du coût calculatoire et énergétique de ces nouveaux algorithmes. Ils montrent l'importance d'étudier de manière fortement couplée les modèles neuronaux bio-inspirés et leur

implantation matérielle à travers des architectures neuromorphiques dédiées. Tel qu'identifié par le GDR BioComp [3], les prochains défis de ces architectures concerneront sur le plan technologique les mémoires résistives, mieux adaptées aux règles d'apprentissage non supervisées (STDP), et sur le plan architectural, la transition vers de grands réseaux modélisant la dynamique de populations de neurones ainsi que leurs propriétés d'auto-organisation.

C'est ce deuxième point qui sera étudié dans ce projet qui s'intéressera à la conception d'architectures matérielles numériques de cartes neuronales avec apprentissage non-supervisé et décentralisé.

Positionnement

Certaines architectures récentes proposées par exemple dans [9] ont prouvé l'efficacité énergétique de ces systèmes dédiées. Dans ces travaux, l'ingénierie neuromorphique vise à simuler le plus grand nombre de neurones et de synapses avec des architectures numériques [12] et / ou analogiques [4]. Les projets les plus avancés ont conduit à de puissants circuits numériques inspirés du cerveau qui sont capables de simuler de nombreux neurones événementiels, dits à spikes [5]. Ces circuits sont soit proposés comme nouveau paradigme de calcul informatique (SyNAPSE [13], TrueNorth [14]) soit pour aider les neurosciences à simuler leurs modèles comme c'est le cas dans le projet Européen Human Brain Project [7] avec la plateforme SpiNNaker [12] capable de modéliser 1 milliard de neurones à spikes en temps réel en utilisant un million de cœurs ARM968. Bien que technologiquement impressionnantes, ces plateformes n'adaptent pas le codage de l'information à la quantité de neurones simulés. Les modèles en neurosciences montrent en effet que le codage de l'information par populations de neurones est mieux adapté pour la modélisation de grands ensembles comme on peut en trouver au niveau cortical. En outre, nous sommes plutôt intéressés par les propriétés neuronales qui émergent à un niveau mésoscopique des populations de neurones et qui exigent souvent des modèles de communication globaux qui ne correspondent pas à certaines caractéristiques de ces puces neuromorphiques, comme la connectivité du processeur TrueNorth d'IBM où les dendrites de chaque neurone ne peuvent être connectés au plus qu'à 256 axones. Ce projet doctoral se positionne donc clairement sur la définition et l'exploration d'architectures dédiées aux modèles de réseaux de neurones auto-organisés pour lesquels il n'existe aujourd'hui qu'une littérature assez pauvre et très récente : [8] [6].

Contributions

L'implémentation matérielle de réseaux auto-organiseurs est une voie intéressante et peu explorée pour la recherche de nouveaux paradigmes de calcul et la conception de futurs calculateurs adaptatifs pour systèmes autonomes. Nous nous appuyerons sur les résultats obtenus précédemment sur la compétition neuronale dans des architectures cellulaires (réduction des communications au voisinage proche) [10] [11] pour proposer la conception d'un système sur puce distribué et parallèle, sans aucun coordinateur central, où les topologies de connexions sont créées de manière automatique et auto-organisée.

L'architecture implémentera les modèles de réseaux de type champs neuronaux dynamiques [2] et comparera l'efficacité énergétique pour ces modèles d'un codage numérique ou évènementiel des potentiels d'actions transmis sur les connexions latérales. Après un prototypage sur circuit FPGA, la technologie cible utilisera des transistors numériques CMOs ou FDSOI (< 28 nm) selon la disponibilité des design kits au laboratoire LEAT au démarrage de la thèse. Le système sera fonctionnellement validé sur du tracking à partir d'une caméra asynchrone de type ChronoCam. Ce projet se place dans le cadre de la collaboration sur la plasticité cérébrale démarrée avec l'équipe Mnemosyne commune entre l'INRIA Bordeaux et l'Institut des Maladies Neurodégénératives, le LORIA à Nancy et le laboratoire InIT à Genève.

BIBLIOGRAPHIE

- [1] Séminaire sur Les architectures neuromorphiques et leurs applications, Observatoire des Micro et Nanos Technologies, 2017
- [2] Amari S: Dynamics of pattern formation in lateral inhibition type neural fields. *Biological Cybernetics*. 1977, 27: 77-87
- [3] GDR BioComp, <http://gdr-biocomp.fr/>.
- [4] K. Meier, Physical Models of Neural Circuits in BrainScaleS and the Human Brain Project Status and Plans, Neuro-Inspired Computational Elements Workshop, 2014
- [5] Philosophy of the Spike: Rate-Based vs. Spike-Based Theories of the Brain, R. Brette, *frontiers in Systems Neuroscience*, 2015
- [6] B. Chappet de Vangel, C. Torres-Huitzil and B. Girau, Spiking dynamic neural fields architectures on FPGA, *Int. Conference on ReConfigurable Computing and FPGAs*, 2014, pp. 1-6
- [7] Egidio Dangelo, The Human Brain Project: High Performance Computing for Brain Cells Hw/Sw Simulation and Understanding, *Euromicro Conf. on Digital System Design*, 2015
- [8] Maggiani, L., Bourrasset, C., Quinton, J.-C., Berry, F., and Sérot, J.. Bio-inspired heterogeneous architecture for real-time pedestrian detection applications. *Journal of Real-Time Image Processing*, pages 1-14, 2016
- [9] M. Paindavoine, O. Boisard, A. Carbon, J.-M. Philippe, and O. Brousse, Neurodsp accelerator for face detection application, in *Great Lakes Symposium on VLSI*, ACM, 2015, pp. 211-215
- [10] Laurent Fiack, Benoit Miramond, Laurent Rodriguez, Hardware design of a neural processing

unit for bio-inspired computing, IEEE New Circuits And Systems Conference, 2015

[11] Laurent Rodriguez, Benoit Miramond, Bertrand Granado, Toward a sparse self-organizing map for neuromorphic architectures, ACM Journal on Emerging Technologies in Computing Systems, 2015

[12] Knight, James C. and Furber, Steve B. Synapse-Centric Mapping of Cortical Models to the SpiNNaker Neuromorphic Architecture, Frontiers in Neuroscience, vol.10, p.420, 2016

[13] A. S. Cassidy, et al., Cognitive computing building block: A versatile and efficient digital neuron model for neurosynaptic cores, Joint Conf. on Neural Networks, 2013

[14] Paul A. Merolla et al., A million spiking-neuron integrated circuit with a scalable communication network and interface, Science, 2014

URL : <http://leat.unice.fr/sujets-theses.html>

English version:

Neuromorphic electronics is becoming an increasingly important topic at European and international level. The report of the OMNT (CEA / CNRS) identifies this research topic as strategic by 2025 and shows its massive and continuous dissemination in many fields of application.

Indeed, the power of artificial neural networks is confirmed by the results obtained with deep networks on many databases of different types. But these results also revealed the computational and energy cost of these new algorithms. They show the importance of studying in a tightly coupled way the bio-inspired neural models and their hardware implementation through dedicated neuromorphic architectures. As identified by the Research Group (GDR) BioComp (<http://gdr-biocomp.fr/>), the next challenges of these architectures will relate on the technological level on resistive memories, better adapted to the implementation of the synaptic functions using unsupervised learning rules (STDP) and, on the architectural level, the transition to large networks modeling the dynamics of neuronal populations and their properties of self-organization.

It is this second point that will be studied in this project through the hardware design of digital neural maps with decentralized and unsupervised learning rules.

The hardware implementation of self-organizing networks is an interesting way to research new computational paradigms for the design of future adaptive calculators for autonomous systems.

We will rely on the results obtained previously on neural competition in cellular architecture (reduction of near-neighbor communications) to propose the design of a distributed and parallel system without any central coordinator, where the topologies of connections are created automatically and self-organized.

The architecture will implement the model of dynamic neural field networks and compare the

energy efficiency for these models of a digital or event coding of the action potentials transmitted on the lateral connections. After prototyping on an FPGA circuit, the target technology will use digital transistors CMOs or FDSOI (<28 nm) depending on the availability of design kits in the LEAT laboratory at the start of the thesis. The system will be functionally validated on visual tracking from an asynchronous camera.

This project is part of the collaboration on cerebral plasticity started with the joint Mnemosyne team between INRIA Bordeaux and the Institute of Neurodegenerative Diseases, LORIA in Nancy and the InIT laboratory in Geneva.

URL : <http://leat.unice.fr/sujets-theses.html>